

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 61-003551  
(43)Date of publication of application : 09.01.1986

(51)Int.CI. H04L 25/03  
G06F 11/00

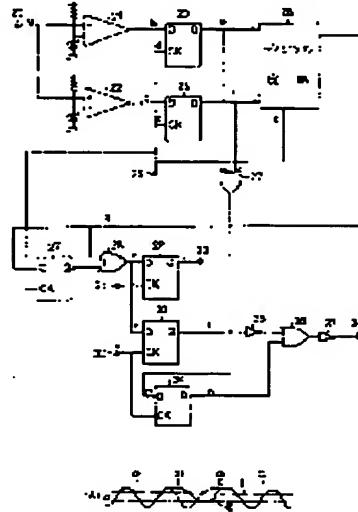
(21)Application number : 59-124810 (71)Applicant : VICTOR CO OF JAPAN LTD  
(22)Date of filing : 18.06.1984 (72)Inventor : YAMAGISHI TORU

## (54) CIRCUIT FOR GENERATING POSSIBLE ERRONEOUS DATA

### (57)Abstract:

**PURPOSE:** To generate accurately a possible erroneous data even with abnormality in waveform by quantizing a digital signal with plural threshold values with different level, comparing each signal and generating the possible erroneous data.

**CONSTITUTION:** The waveform corresponding to bits a<sub>2</sub>, a<sub>3</sub> is expressed substantially as broken lines but deformed as shown in solid lines due to transmission distortion. A signal (a) incoming to a terminal 20 is fed respectively to comparators 21, 22, quantized with a different threshold value and becomes signals (e), (f). The signals are ORed by a digital circuit 26, and signal (g) is outputted and ORed exclusively by an exclusive OR circuit 27. When the waveform between the signals (e), (f) is different in this case, an output (m) of the circuit 27 goes to an H level and an FF34 generates a signal (n). Then the signal (n) is mixed with a signal of clock bit (l) from an FF30 and a possible erroneous data (o) is generated.



⑨日本国特許庁(JP) ⑩特許出願公開  
⑪公開特許公報(A) 昭61-3551

⑫Int.Cl.<sup>4</sup>  
H 04 L 25/03  
G 06 F 11/00

識別記号 庁内整理番号  
A-7345-5K  
7368-5B

⑬公開 昭和61年(1986)1月9日

審査請求 未請求 発明の数 1 (全7頁)

⑭発明の名称 誤り可能性データ生成回路

⑮特 願 昭59-124810  
⑯出 願 昭59(1984)6月18日

⑰発明者 山岸 亨 横浜市神奈川区守屋町3丁目12番地 日本ピクター株式会社内

⑲出願人 日本ピクター株式会社 横浜市神奈川区守屋町3丁目12番地

⑳代理人 弁理士 伊東 忠彦

明細書

1. 発明の名称

誤り可能性データ生成回路

2. 特許請求の範囲

伝送路を通して供給されるデイジタル信号をレベルの異なる複数の開値夫々により量子化し、該複数の開値夫々の量子化で得られる信号を互いに比較して波形異常を検出し該デイジタル信号の伝送誤りが発生した確率の高いビットを指示する誤り可能性データを生成することを特徴とする誤り可能性データ生成回路。

3. 発明の詳細な説明

産業上の利用分野

本発明は誤り可能性データ生成回路に係り、伝送されたデイジタルデータより誤り可能性データを生成する誤り可能性データ生成回路に関する。

従来技術

本出願人は先に特願昭58-38135号、発明の名称「信号再生方式」その他のにより、再生信号から符号化データを生成すると共に誤り可能性

データを生成して、符号化データと誤り可能性データの相互関係より符号化データの復号を行なう信号再生方式を提案した。このような信号再生方式においては第5図に示す回路を用いて誤り可能性データの生成を行なつていた。

第5図は従来の誤り可能性データ生成回路の一例の回路図を示す。まず、第5図の端子1に入来する信号は、第6図(A)に示すNRZ(ノン・リターン・ツー・ゼロ)信号に対してビットの立ち目で必ず変化し、その位が「1」のとき更にビットの中間でも変化する第6図(B)に示す如きバイフェース・スペース変調されたデイジタル信号である。このデイジタル信号は伝送されて第6図(C)に示す如き波形となって端子1に入来する。この第6図(C)の信号中、部分x1は本来、破線に示す如き波形であるべきものであるが伝送(又は再生)誤りによって実線に示す如く変形している。この信号はコンパレータ2で整形されて第6図(D)に示す信号とされ、D形フリップフロップ3に供給される。D形フリップフロップ3

にはD形フリップフロップ4が継続接続され、これらのフリップフロップ3, 4のクロック入力端子には端子5より第6図(E)に示すサンプリングパルスが供給されており、フリップフロップ3, 4より第6図(F), (G)夫々に示す信号が出力され、これらの信号はイクスクルーシブオア回路6に供給されて第6図(H)に示す信号とされた後、D形フリップフロップ7, 8に供給される。フリップフロップ7のクロック入力端子には端子9より第6図(I)に示すデータビット抽出用のクロックパルスが供給されて第6図(J)に示す符号化データが取り出され、端子11より出力される。又フリップフロップ8のクロック入力端子には端子10より第6図(K)に示すクロックビット抽出用のクロックパルスが供給されて第6図(L)に示すクロックビットつまり誤り可能性データが取り出され、端子12より出力される。

ここで第6図(C)の信号の部分 $x_1$ の変形がなく破線に示すものである場合には同図(D), (F), (G), (H)の信号夫々は破線に示す

波形となる。しかし、上記部分 $x_1$ の変形のために、第6図(J)の符号化データのうちビット $y_1$ が'1'に変形している。また、第6図(L)のクロックビットはバイフェーズスペース空間におけるクロック成分であり、本来純てのビットが'1'となるものであるが、上記の部分 $x_1$ の変形のために、ビット $z_1$ が'0'となつてあり、このクロックビットを判別することにより符号化データの誤りの可能性を知ることができ、これを誤り可能性データと呼ぶ。

ところで、第7図(A)に示す如く部分 $x_1$ が本来破線に示す波形にも拘らず実線の如く変形した信号が第5図示の端子1に入来すると、コンバーラタ2の出力信号、フリップフロップ3, 4夫々の出力信号は第7図(B), (D), (E)に夫々示す如くなる。第7図(B)は端子5に入来するサンプリングパルスを示している。これによつてイクスクルーシブオア回路6の出力信号は同図(F)に示す如くなり、この信号を第7図(G), (I)夫々のクロックパルスでラツチすること

により端子11, 12夫々から第6図(H), (J)夫々に示す如き符号化データ及び誤り可能性データが出力される。この場合、部分 $x_2$ の変形によつて、第7図(H)の符号化データは本来ビット $y_1 \sim y_4$ が'1101'であるべきもののビット $y_1 \sim y_4$ が'1011'となつてビット $y_2$ ,  $y_3$ が反転している。これにも拘ず第7図(J)に示す誤り可能性データのうち上記ビット $y_2$ ,  $y_3$ に隣接するビット $z_2$ は'1'であり、誤りの可能性を指示していない。このため、符号化データのうちのビット $y_2$ ,  $y_3$ の誤りを判別できないという問題点があつた。

そこで本発明は、デジタル信号をレベルの異なる複数の閾値夫々で量子化し、これによつて得られる信号夫々を比較して誤り可能性データを生成することにより、上記の問題点を解決した誤り可能性データ生成回路を提供することを目的とする。

#### 問題点を解決するための手段及び作用

本発明は、伝送路を通して供給されるアイクタ

ル信号をレベルの異なる複数の閾値夫々により量子化し、複数の閾値夫々の量子化で得られる信号を互いに比較して波形異常を検出しデジタル信号の伝送誤りが発生した確率の高いビットを指示する誤り可能性データを生成するものであり、第1図以下と共にその一実施例につき説明する。

#### 実施例

第1図は本発明回路の一実施例のプロック系統図を示す。同図中、端子20には伝送又は再生された第2図(A)に示す如きバイフェーズ・スペース空間されたデジタル信号が入来する。この信号aはビット $a_1 \sim a_4$ が'1101'の符号化データをバイフェーズ・スペース空間したものであり、ビット $a_2$ ,  $a_3$ に対応する部分の波形は本来破線の如きものであるが、伝送誤り等により実線の如く変形している。上記の端子20に入來した信号aはコンバーラタ21, 22夫々に供給される。コンバーラタ21は、例えば、第2図(A)の一点鎖線に示す如く信号aのピーク・ツウ・ピーク値をひととすると略2/3の閾値をもつよ

う設定されており、信号aをこの閾値と比較して第2図(B)に示す信号bを生成してD形フリップフロップ23のデータ端子Dに供給する。また、コンパレータ22は例えば一点線部に示す如く略1/3αの閾値を持つよう設定されており、信号aをこの閾値と比較して第2図(C)に示す信号cを生成してD形フリップフロップ24のデータ端子Dに供給する。フリップフロップ23, 24に端子25より第2図(D)に示すサンプリングバルスdが供給されている。フリップフロップ23は信号bをサンプリングバルスdでラッピングしてQ端子より第2図(E)に示す信号eを出力し、デジタル回路26及びイクスクルーシブオア回路27に供給する。この信号eは信号aをコンパレータ21の閾値で量子化したものである。また、フリップフロップ24は信号cをサンプリングバルスdでラッピングしてQ端子より第2図(F)に示す信号fを出力し、デジタル回路26及びイクスクルーシブオア回路27に供給する。この信号fは信号aをコンパレータ22の閾値で量子化

化したものである。

デジタル回路26は例えば信号eと信号fとの論理和を得るものであり、この場合第2図(G)に示す信号gが生成される。なお、このデジタル回路26は信号e及び信号fをサンプリングバルスdで遮断することにより得られる信号e, fの過去及び現在の複数値(例えばビット $e_1, e_2, e_3$ 及び $f_1, f_2, f_3$ )を論理演算して信号g(例えばビット $g_1$ )を生成するもの、又は單に信号eをそのまま信号gとして出力するもの、更にサンプリングバルスdを用いるものであつても良い。この信号gの生成は信号aの伝送系又は再生系の伝送損失発生の確率分布に最適なものとされている。デジタル回路26より出力される信号gはD形フリップフロップ27のデータ端子D及びイクスクルーシブオア回路28に供給される。

フリップフロップ27は信号gをサンプリングバルスdでラッピングしてサンプリングバルスの1周期だけ遮断した後イクスクルーシブオア回路28

に供給する。これによって、イクスクルーシブオア回路28は信号gとサンプリングバルスの1周期遮断された信号gとの操作的論理和をとつて第2図(H)に示す信号hを生成し、これをD形フリップフロップ29, 30夫々のデータ端子Dに供給する。フリップフロップ29は端子31より供給される第2図(I)に示すデータビット抽出用のクロツクバルスiを用いて信号hのラッピングを行ない、第2図(J)に示す符号化データjを生成して端子33より出力する。フリップフロップ30は端子32より供給される第2図(K)に示すクロツクビット抽出用のクロツクバルスkを用いて信号hをラッピングし、第2図(L)に示すクロツクビットlを生成する。

また、イクスクルーシブオア回路27は信号eと信号fとの操作的論理和をとつて第2図(M)に示す信号mを生成する。ここで、信号aのビット $a_2, a_3$ に対応する部分の波形が第2図(A)の破線に示す如く限りがない場合は信号eと信号fとは同一波形となり、信号mはレベルとなる。

しかし、信号aが実線の如く変形している場合には、信号eと信号fとの波形が異なる場合信号eは第2図(M)に示す如くHレベルとなる。つまり信号mは波形異常検出データといえるものである。信号mはD形フリップフロップ34のデータ端子Dに供給される。

フリップフロップ34は端子32より供給されるクロツクバルスkによって信号mをラッピングし、第2図(N)に示す信号nを生成する。フリップフロップ30より出力される信号nはインバータ35で反転された後オア回路36に供給され、ここで信号nと混合され、更にインバータ37で反転されて第2図(O)に示す誤り可能性データoが生成され、端子38より出力される。

第2図において、信号aの変形がないとする、この信号aはビット $a_1 \sim a_4$ が"1101"を示すものである。しかし、ビット $a_2, a_3$ に対応する部分の変形のために、生成される符号化データはビット $j_1 \sim j_4$ が"1011"となつてビット $j_2, j_3$ が反転している。また、上記ビット

$J_2, J_1$  夫々と半周期が異なる誤り可能性データ $\phi$  のビット  $\phi_2$  が "0" となつてゐる。これによつて符号化データ $J$  のビット  $J_2, J_1$  の誤りを判別することができる。

ここで、例えば第1図示のイクスクルーシブオア回路27の代りに第3図に示す回路を用いて波形異常データを生成しても良い。第3図中、端子40, 41夫々には第4図(A)・(B)に示す信号e, f が夫々入來する。イクスクルーシブオア回路42は上記信号e, f の排他的論理和をとつてオア回路43に供給する。D形フリップフロップ44～47夫々には端子48よりサンプリングパルスdが供給されており、信号eはフリップフロップ44, 45でサンプリングパルスdの2周周期分遅延されてイクスクルーシブオア回路49に供給され、信号fはフリップフロップ46, 47でサンプリングパルスの2周周期分遅延されてイクスクルーシブオア回路49に供給される。イクスクルーシブオア回路49は、遅延された信号e, f の排他的論理和をとつてオア回路43に供

給する。これによつてオア回路43は第4図(C)に示す信号nを生成し、端子50より出力する。この信号nは第1図示のフリップフロップ34に供給され、これによつて第1図示の端子38から出力される誤り可能性データ $\phi$  は第4図(D)に示す如きものとなる。また、この場合第1図示の端子33から出力される符号化データ $J$  を第4図(E)に示す。この符号化データ $J$  を端子32より供給されるクロツクバルス $k$  でラッチすれば、符号化データ $J$  のビット  $J_1 \sim J_0$  と誤り可能性データ $\phi$  のビット  $\phi_1 \sim \phi_0$  の位相がそろい、ビット  $\phi_2, \phi_1$  夫々が "0" であるためビット  $J_2, J_1$  に誤りがあることを知ることができる。

なお、第3図示の回路を用いる代りに、第1図示の端子38より出力される誤り可能性データ $\phi$  を例えば単安定マルチバイブレータに供給し、誤り可能性データ $\phi$  のLレベル期間をクロツクバルス $k$  の2周周期程度に広げるよう構成しても良く、上記実施例に限定されない。

なお、第1図示の回路においては、端子20に

供給する信号がNRZ変調されたデジタル信号であつても、イクスクルーシブオア回路27より波形の異常を指示する信号が得られ、この信号を反転してNRZ変調されたデジタル信号の誤り可能性データとすることができる。このように本発明回路はセルフクロツク復調可能なデジタル信号以外のデジタル信号に対しても誤り可能性データを生成することができる。

#### 発明の効果

上述の如く、本発明による誤り可能性データ生成回路は、伝送路を通して供給されるデジタル信号をレベルの異なる複数の開値夫々により量子化し、複数の開値夫々の量子化で得られる信号を互いに比較して波形異常を検出しデジタル信号の伝送誤りが発生した確率の高いビットを指示する誤り可能性データを生成するため、従来回路では検出できなかつた波形異常を検出して誤り可能性データを生成し、これによりデジタル信号より復調されるデータの誤りを確実に判別でき、この誤り可能性データ生成回路を用いた信号再生シ

ステムにおける復号時の誤り訂正の確率が向上し、信頼性も向上する等の特長を有している。

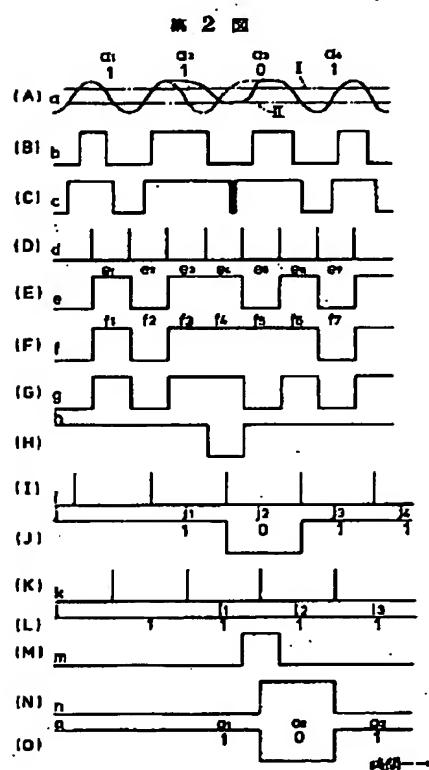
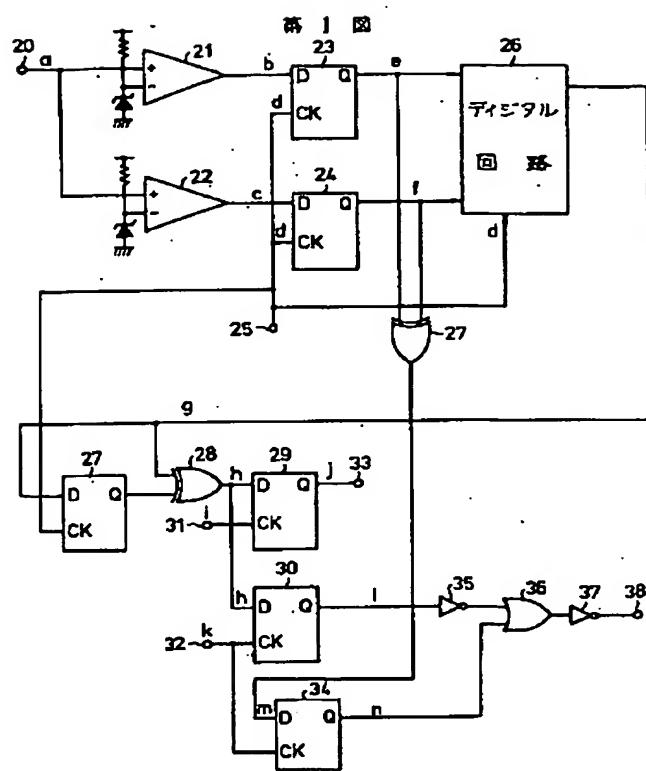
#### 4. 図面の簡単な説明

第1図は本発明回路の一実施例の回路図、第2図は第1図示の回路各部の信号波形図、第3図は第1図示の回路の一例の変形例の回路図、第4図は第3図示の回路を用いた場合の第1図示の回路各部の信号波形図、第5図は従来回路の一例の回路図、第6図、第7図は第5図示の回路各部の信号波形図である。

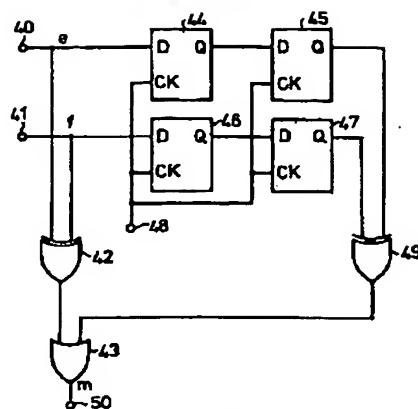
20, 25, 31～33, 38, 40, 41, 50…端子、21, 22…コンバレータ、23, 24, 27, 29, 30, 34, 44～47…D形フリップフロップ、27, 28, 42, 49…イクスクルーシブオア回路、35, 37…インバータ、36, 43…オア回路。

特許出願人 日本ピクター株式会社  
代理人弁理士伊東忠彦

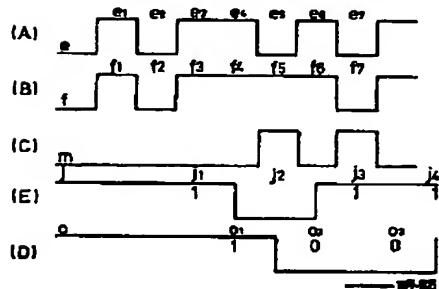




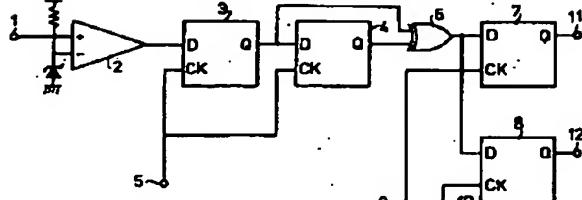
三九四



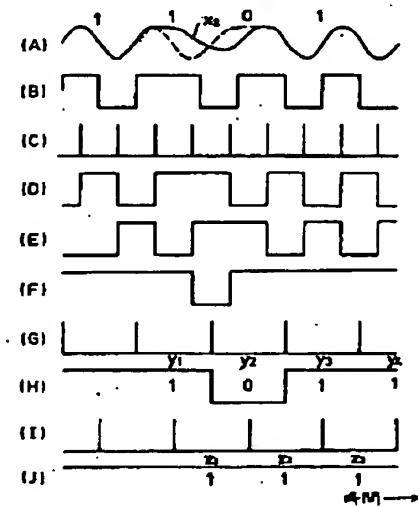
第4回



第 5 章



三 7



第6図

